

FPGA プログラミング大全 Xilinx 編 第 2 版

■本書に関する FAQ

Q1 本書で用いている言語は何ですか？

A1 以下の通りです。

- ・回路記述: Verilog HDL
- ・回路検証: 主に Verilog HDL、一部 SystemVerilog
- ・高位合成: C、C++
- ・内蔵 CPU のプログラム: C

Q2 旧 Zybo や PYNQ-Z1 で実施できますか？

A2 すべての例題で試したわけではありませんが、対応可能だと思います。参考用の設計データも公開しています。なお設計データは用意していませんが Arty Z7 シリーズでも実施可能だと思います。本書に記載したようにマスター制約ファイルを作成すれば対応可能なはずです。

Q3 Zynq UltraScale+ MPSoC に対応していますか？

A3 対応していませんが、システム構築や AXI バスなど参考になる箇所は多いと思います。

Zynq UltraScale+ MPSoC で設計する場合、Zynq での経験が活かれます。実機がなくても、本書と開発ツールで Zynq について学習するメリットはあります。

なお Xilinx 社 Kria KV260 で実施した例を、本書サポートページで公開しています。

興味のある方は参考にしてください。

Q4 XXX というボードを持っているのですが、できる範囲とできない範囲を教えてください。

A4 ボードのマニュアルや回路図を読み込んで例題の実現方法を検討する必要があります。それ相応の調査工数を要するので、回答できかねますことをご理解ください。

Q5 本書の Intel FPGA 編の予定はありますか？

A5 現状の Intel FPGA 開発ツールでは、無償でできる範囲が狭く本書と同等のことができません。今後開発ツール状況が好転したら検討します。

Q6 バージョン 202x.x でエラーになりました。解決策を教えてください。

A6 本書の例題は執筆時最新版の Windows 版 2020.1.1 でのみ動作確認しています。それ以外のバージョン (Linux 版も含む) では確認していません。必ずバージョン 2020.1.1 (2020.1 でも可) で実施してください。

ちなみに 2020.2 以降 2021.2 まで第 10 章以降のいつかの例題でエラーが発生することを確認しています。2022.1 でようやく解消した模様です。

いずれも Windows 版で発生し Linux 版では OK でした。ただしすべての例題で OK かは未確認です。

<本書紹介サイト>

<https://www.shuwasystem.co.jp/book/9784798063263.html>

<秀和システム>

<http://www.shuwasystem.co.jp/>